

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-321227

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

H01L 27/04
H01L 21/822
H01L 21/268
H01L 21/285
H01L 27/108
H01L 21/8242
H01L 21/8247
H01L 29/788
H01L 29/792
H01L 41/18
// H01L 21/316

(21)Application number : 08-137894

(71)Applicant : NEC CORP

(22)Date of filing : 31.05.1996

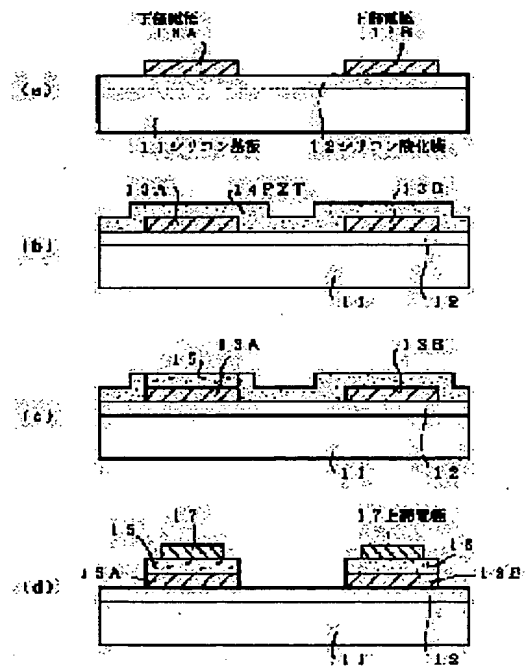
(72)Inventor : KATO ARIMITSU

(54) MANUFACTURING DIELECTRIC FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To easily and selectively form a dielectric film having regions different in characteristics in reduced steps, without changing the characteristics.

SOLUTION: Lower electrodes 13A, 13B are formed on a substrate 11, a disposed film 14 having one characteristic is formed thereon, a laser beam is selectively irradiated on this film 14 to denature the heated regions 15 of the film 14 into different characteristic regions and upper electrodes 17 are formed thereon to make different the characteristics of resultant capacitors. Thus only one dielectric film forms dielectric films different in characteristics and hence this simplifies the production process for forming dielectric capacitors different in characteristics on a semiconductor substrate.



LEGAL STATUS

[Date of request for examination] 31.05.1996

[Date of sending the examiner's decision of rejection] 30.11.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application]

converted registration]	
[Date of final disposal for application]	
[Patent number]	3067641
[Date of registration]	19.05.2000
[Number of appeal against examiner's decision of rejection]	11-19807
[Date of requesting appeal against examiner's decision of rejection]	15.12.1999
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A manufacture method of a dielectric film characterized by including a production process which forms a dielectric film of the property of one on a substrate, and a production process which said formed dielectric film is heat-treated [production process] alternatively, and deteriorates other properties.

[Claim 2] A manufacture method of a dielectric film of claim 1 which irradiates laser and heats it locally to a dielectric film as a method of performing alternative heat treatment.

[Claim 3] a conductor of a different class on a substrate -- a production process which forms a film alternatively, respectively, and these conductors -- a film -- a wrap -- a production process which forms a dielectric film of the property of 1 like, and said dielectric film -- receiving -- heat treatment -- carrying out -- said different class -- each -- a conductor -- a manufacture method of a dielectric film characterized by including a production process from which the property of a dielectric film on a film is made different.

[Claim 4] a conductor of 1 -- a conductor of a class with which films differ -- structure which carried out the laminating of the film -- it is -- other conductors -- a manufacture method of a dielectric film of claim 3 that a film is monolayer structure.

[Claim 5] Heat treatment to a dielectric film is the manufacture method of a dielectric film of claims 3 or 4 which are heat treatments at the time of forming a dielectric film.

[Claim 6] a conductor of a production process which forms a dielectric film of the property of one on a substrate, and a class which is different to a field to which it differs on a formed dielectric film, respectively -- a production process which forms a film -- heat-treating -- said different conductor -- a manufacture method of a dielectric film characterized by including a production process from which the property of said membranous dielectric film [directly under] is made different.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Especially this invention relates to the manufacture method for forming in a different field the dielectric film with which properties differ about the manufacture method of a dielectric film.

[0002]

[Description of the Prior Art] Although the dielectric thin film is used as a capacity insulator layer of the part by volume of a semiconductor device, DRAM which is semiconductor memory equipment which can perform R/W of data at random consists of dielectric parts by volume which used one transistor and one paraelectrics film. In this case, the function of a non-volatile can also be given by using a ferroelectric instead of paraelectrics. Moreover, the dielectric part by volume which used paraelectrics for the semiconductor device which performs analog processing is indispensable. Thus, in a semiconductor device, when it constitutes various circuits, it is required that the part by volume which consists of different dielectric films should be formed alternatively.

[0003] An example of the conventional technology in the case of forming the dielectric capacity using a ferroelectric or paraelectrics locally and alternatively is shown. Drawing 5 is the cross section showing the conventional manufacture method in order of a production process. First, like drawing 5 (a), an electric conduction film is formed on the silicon oxide 52 of a silicon substrate 51, and the lower electrodes 53A and 53B are formed in the part which forms the part by volume of a property which carries out patterning of this alternatively and is different, respectively. And the 1st dielectric film 54 is formed with the sputtering method or a CVD method on it on the whole surface. Then, the up electrode 55 is alternatively formed only in one part by volume. And the 1st part by volume which makes the 1st dielectric film 54 a capacity insulator layer is formed like drawing 5 (b) by using this up electrode 55 as a mask, and carrying out selective etching of said 1st dielectric film 54.

[0004] Subsequently, the 2nd dielectric film 56 is formed in the whole surface like drawing 5 (c). And the up electrode 57 is formed on said 2nd dielectric film 56 in the part by volume of another side. And the 2nd part by volume which makes the 2nd dielectric film 56 a capacity insulator layer is formed like drawing 5 (d) by carrying out selective etching of the 2nd dielectric film 56 by using this up electrode 57 as a mask. Therefore, as for each part by volume formed, the property was different when forming the 1st dielectric film 54 and 2nd dielectric film 56 with the dielectric film of a different property. For example, manufacture of a paraelectrics film, a ferroelectric film, then the semiconductor device that has a part by volume as an analogue device as a memory device which was described above is attained in the 1st and 2nd dielectric films.

[0005]

[Problem(s) to be Solved by the Invention] However, with the technology of a Prior art, since the dielectric film of a different property is formed according to an individual, respectively, the following problems have arisen. The 1st trouble is that capacity formation of a routing counter increases to forming two or more kinds of capacity by the routing counter, and manufacture takes time amount. In case the 2nd trouble forms the dielectric film of the property of the 2nd henceforth after forming the dielectric film of the 1st property, it is that the level difference by the capacity already formed exists, and cannot use the film forming method sensitive to a level difference, for example, a sol-gel method etc., but the membrane formation method is restricted. The 3rd trouble is that the dielectric film formed previously receives effect in a property by processing at the time of formation of the dielectric film formed in a degree, and a property changes compared with the time of forming. For example, when the formation temperature of the 1st dielectric film is [the formation temperature of the 2nd dielectric film] about 600 degrees C at 400 degrees C, during formation of the 2nd dielectric film, the 1st

dielectric film will have received heat treatment of a temperature higher than the time of membrane formation, and a property will change with a structural change, diffusion out of the film of a configuration element, etc. [0006] The purpose of this invention is to offer the manufacture method which made it possible to form the dielectric film with which properties differ easily and alternatively, without moreover changing the property at few production processes.

[0007]

[Means for Solving the Problem] A manufacture method of this invention includes a production process which forms a dielectric film of the property of one on a substrate, and a production process which said formed dielectric film is heat-treated [production process] alternatively, and deteriorates other properties. In this case, a method of irradiating laser and heating it locally to a dielectric film as a method of performing alternative heat treatment is employable. moreover, a conductor of a class with which manufacture methods of this invention differ on a substrate -- a production process which forms a film alternatively, respectively, and these conductors -- a film -- a wrap -- a production process which forms a dielectric film of the property of 1 like, and said dielectric film -- receiving -- heat treatment -- carrying out -- said different class -- each -- a conductor -- a production process from which the property of a dielectric film on a film is made different is included. in this case, a conductor of 1 -- a conductor of a class with which films differ -- structure which carried out the laminating of the film -- it is -- other conductors -- a film is good also as monolayer structure. Moreover, heat treatment to a dielectric film may be heat treatment at the time of forming a dielectric film. furthermore, a conductor of a production process at which a manufacture method of this invention forms a dielectric film of the property of one on a substrate, and a class which is different to a field to which it differs on a formed dielectric film, respectively -- a production process which forms a film -- heat-treating -- said different conductor -- a production process from which the property of said membranous dielectric film [directly under] is made different is included.

[0008]

[Embodiment of the Invention] Drawing 1 is the cross section showing the 1st operation gestalt of this invention in order of a production process. First, like drawing 1 (a), on the silicon oxide 12 formed on the silicon substrate 11, platinum is formed, this is etched alternatively and the lower electrodes 13A and 13B are formed at each part by volume, respectively. Subsequently, the spin coat of PZT14 which is a ferroelectric is carried out to the whole surface with a sol-gel method like drawing 1 (b), and it calcinates and forms at 650 degrees C. Then, like drawing 1 (c), particle size of this field 15 can be enlarged and the property of PZT14 of this field is made different from the property of the field which does not heat-treat laser by performing heat treatment by laser to PZT on one lower electrode. Then, like drawing 1 (d), on the field 15 which heat-treated, and the field 16 which is not performed, selection formation of the platinum is carried out, respectively, and the up electrode 17 is formed. Thereby, in each part by volume, it is formed as a part by volume with a property which the properties of a capacity insulator layer differ and is different, respectively.

[0009] It is the cross section showing the 2nd operation gestalt of this invention in drawing 2 in order of a production process. First, like drawing 2 (a), on the silicon oxide 22 on a silicon substrate 21, platinum is formed, this is etched alternatively and the lower electrode 23 is formed. Subsequently, in other different fields from this, it is Ir/IrO₂ like drawing 2 (b). Patterning is carried out and the lower electrode 24 is formed so that it may leave a field which carries out spatter membrane formation of the cascade screen, and is different in the lower electrode 23 of said platinum. In an appropriate top, the spin coat of PZT25 which is a ferroelectric is carried out to the whole surface with a sol-gel method like drawing 2 (c), and it calcinates at 650 degrees C. Thereby, said PZT25 is formed as PZT26 which has dielectric characteristics on the platinum lower electrode 23. On the other hand, Ir/IrO₂ It is set to PZT27 of a different property from this on the lower electrode 24. Then, they are the platinum lower electrode 23 top and Ir/IrO₂ like drawing 2 (d). On the lower electrode 24, selection formation of the platinum is carried out, respectively, and the up electrode 28 is formed. Thereby, in each part by volume, it is formed as a part by volume with a property which the properties of a capacity insulator layer differ and is different, respectively.

[0010] In addition, Ir/IrO₂ By using polycrystalline silicon instead, a property which is different in a field 26 and a field 27 similarly can be acquired, some polycrystalline silicon oxidizes during formation of PZT further, silicon oxide is made, and the dielectric on polycrystalline silicon can be made extremely small by becoming the laminated structure of PZT and silicon oxide.

[0011] Drawing 3 is the cross section showing the 3rd operation gestalt of this invention in order of a production process. First, like drawing 3 (a), on the silicon oxide 32 of a silicon substrate 31, after carrying out sputtering of the titanium, patterning is carried out using photolithography technology and the titanium electrode 33 is formed. Then, platinum 34 is formed in the whole surface and titanium 33, lower electrode 35A of the laminated structure of platinum 34, and lower electrode 35B of only platinum are formed like drawing 3 (b) by carrying out patterning of this. Subsequently, like drawing 3 (b), the spin coat of PZT36 is carried out with a sol-gel method to the whole surface, and it is calcinated on it. The ferroelectric film which has by this a property which is different in titanium 33, the field 37 on lower electrode 35A of the laminated structure of platinum 34, and the field 38 on lower electrode 35B of platinum 34 is formed. Then, like drawing 3 (d), on lower electrode 35B of only the lower electrode 35A top of the laminated structure of titanium and platinum, and platinum, selection formation of the platinum is carried out, respectively, and the up electrode 39 is formed. Thereby, in each part by volume, it is formed as a part by volume with a property which the properties of a capacity insulator layer differ and is different, respectively.

[0012] In addition, at this operation gestalt, it is PbTiO₃ instead of PZT15. Even if it forms the dielectric of the laminated structure of PZT, a ferroelectric with a property which is different in a field 37 and a field 38 similarly can be formed, and both of the fields can make a dielectric constant small.

[0013] Drawing 4 is the cross section showing the 4th operation gestalt of this invention in order of a production process. First, like drawing 4 (a), after forming platinum 43 by sputtering on the silicon oxide 42 of a silicon substrate 41 on the whole surface, PZT44 is formed by the sputtering method on it. Subsequently, like drawing 4 (b), on this, selection formation of the platinum is carried out with the sputtering method and photolithography technology, the platinum up electrode 45 is formed, and in other fields, selection formation of the gold is carried out with the sputtering method and photolithography technology, and the golden up electrode 46 is formed. By forming these up electrode, the part by volume which has a ferroelectric property which said property of PZT44 is different in the field [directly under] 47 of the platinum up electrode 45 and the field [directly under] of the golden up electrode 46, and is different; respectively like drawing 4 (c) by heat treatment in that case is formed.

[0014] In addition, although each above mentioned operation gestalt shows this invention as an example which forms the dielectric capacity on a semiconductor substrate, especially the thing that can be applied when forming the dielectric film of an only different property alternatively by the manufacture method of the 1st operation gestalt cannot be overemphasized.

[0015]
[Effect of the Invention] the conductor of a class which heat-treats this invention alternatively to the dielectric film of the property of 1, or is different as explained above — the conductor of a class which forms and heat-treats a dielectric film on a film, and is further different on a dielectric film — since the dielectric film which boils, respectively and can set by forming and heat-treating a film can deteriorate and the property can make alternatively different, the dielectric film of a different property only by forming the dielectric film of 1 can obtain. It enables this to manufacture locally the dielectric film whose property became possible [forming a dielectric film by easy methods, such as a sol-gel method,] while being able to simplify a manufacturing process, moreover canceled the heat history in a dielectric film, and was stable to the field of arbitration, respectively.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the cross section showing the 1st operation gestalt of this invention in order of a manufacturing process.

[Drawing 2] It is the cross section showing the 2nd operation gestalt of this invention in order of a manufacturing process.

[Drawing 3] It is the cross section showing the 3rd operation gestalt of this invention in order of a manufacturing process.

[Drawing 4] It is the cross section showing the 4th operation gestalt of this invention in order of a manufacturing process.

[Drawing 5] It is the cross section showing an example of the conventional manufacture method in order of a manufacturing process.

[Description of Notations]

11 Silicon Substrate

12 Silicon Oxide

13A, 13B Lower electrode

14 PZT

15 16 Field

17 Up Electrode

21 Silicon Substrate

22 Silicon Oxide

23 Platinum Lower Electrode

24 Ir/IrO₂ Lower Electrode

25 PZT

26 27 Field

28 Up Electrode

31 Silicon Substrate

32 Silicon Oxide

33 Titanium

34 Platinum

35A, 35B Lower electrode

36 PZT

37 38 Field

39 Up Electrode

41 Silicon Substrate

42 Silicon Oxide

43 Platinum

44 PZT

45 Platinum Up Electrode

46 Golden Up Electrode

47 48 Field

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-321227

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/04			H 0 1 L 27/04	C
21/822			21/268	Z
21/268			21/285	S
21/285			21/316	Y
27/108			27/10	6 5 1
審査請求 有 請求項の数 6 O L (全 6 頁) 最終頁に続く				

(21) 出願番号 特願平8-137894

(22) 出願日 平成8年(1996)5月31日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 加藤 有光

東京都港区芝五丁目7番1号 日本電気株式会社内

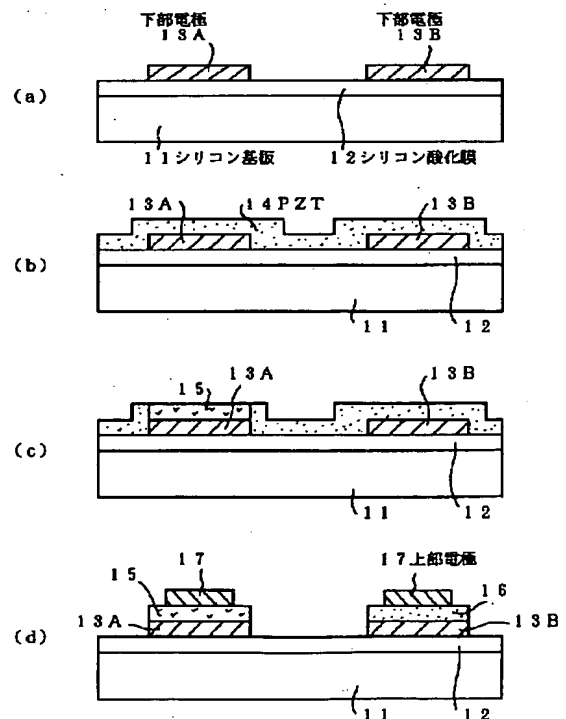
(74) 代理人 弁理士 鈴木 章夫

(54) 【発明の名称】 誘電体膜の製造方法

(57) 【要約】

【課題】 基板上に異なる特性の誘電体膜をそれぞれ選択的に形成して誘電体容量を形成する場合には、各誘電体膜を個別の工程で成膜、パターニングする必要がある、製造工程が煩雑化する。

【解決手段】 基板11上に下部電極13A、13Bを形成し、その上に一の特性の誘電体膜14を形成したのち、この誘電体膜14に対して選択的にレーザを照射して熱処理し、加熱された領域15の誘電体膜14を前記一の特性とは異なる特性に変質させ、その上に上部電極17を形成して得られる容量部の特性を相違させる。一の誘電体膜を形成するだけで、それぞれ異なる領域に異なる特性の誘電体膜が形成できるため、半導体基板上に異なる特性の誘電体容量を形成するための製造工程が簡略化できる。



(2)

【特許請求の範囲】

【請求項1】 基板上に一の特性の誘電体膜を形成する工程と、形成された前記誘電体膜を選択的に熱処理して他の特性に変質させる工程を含むことを特徴とする誘電体膜の製造方法。

【請求項2】 選択的な熱処理を行う方法として、誘電体膜に局所的にレーザを照射して加熱する請求項1の誘電体膜の製造方法。

【請求項3】 基板上に異なる種類の導体膜をそれぞれ選択的に形成する工程と、これら導体膜を覆うように一の特性の誘電体膜を形成する工程と、前記誘電体膜に対して熱処理を行い前記異なる種類の各導体膜上の誘電体膜の特性を相違させる工程とを含むことを特徴とする誘電体膜の製造方法。

【請求項4】 一の導体膜は異なる種類の導体膜を積層した構造であり、他の導体膜は単層構造である請求項3の誘電体膜の製造方法。

【請求項5】 誘電体膜に対する熱処理は、誘電体膜を形成する際の熱処理である請求項3または4の誘電体膜の製造方法。

【請求項6】 基板上に一の特性の誘電体膜を形成する工程と、形成された誘電体膜上の異なる領域にそれぞれ異なる種類の導体膜を形成する工程と、熱処理して前記異なる導体膜の直下の前記誘電体膜の特性を相違させる工程とを含むことを特徴とする誘電体膜の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は誘電体膜の製造方法に関し、特に特性の異なる誘電体膜を異なる領域に形成するための製造方法に関するものである。

【0002】

【従来の技術】誘電体薄膜は、例えば半導体装置の容量部の容量絶縁膜として利用されているが、データの読み書きがランダムにできる半導体メモリ装置であるDRAMは、1つのトランジスタと1つの常誘電体膜を用いた誘電体容量部で構成されている。この場合、常誘電体のかわりに強誘電体を用いることで、不揮発性の機能を持たせることもできる。またアナログ処理を行う半導体装置には常誘電体を用いた誘電体容量部が必須である。このように半導体装置において、種々の回路を構成する場合、異なる誘電体膜で構成される容量部を選択的に形成することが要求される。

【0003】強誘電体や常誘電体を用いた誘電体容量を局所的にかつ選択的に形成する場合の従来技術の一例を示す。図5は従来の製造方法を工程順に示す断面図である。まず、図5(a)のように、シリコン基板51のシリコン酸化膜52上に導電膜を形成し、これを選択的にパターニングして異なる特性の容量部を形成する箇所にそれぞれ下部電極53A、53Bを形成する。そして、その上にスパッタリング法やCVD法により第1の誘電

2

体膜54を全面に形成する。その後、一方の容量部におけるみ上部電極55を選択的に形成する。そして、この上部電極55をマスクにして前記第1の誘電体膜54を選択エッチングすることで、図5(b)のように、第1の誘電体膜54を容量絶縁膜とする第1の容量部が形成される。

【0004】次いで、図5(c)のように、全面に第2の誘電体膜56を形成する。そして、他方の容量部における前記第2の誘電体膜56の上に上部電極57を形成する。そして、この上部電極57をマスクとして第2の誘電体膜56を選択エッチングすることで、図5(d)のように、第2の誘電体膜56を容量絶縁膜とする第2の容量部が形成される。したがって、第1の誘電体膜54と第2の誘電体膜56を異なる特性の誘電体膜で形成すれば、形成される各容量部はその特性が相違されたものとなる。例えば、第1及び第2の誘電体膜を、常誘電体膜と強誘電体膜とすれば、前記したようなメモリ素子として或いはアナログ素子としての容量部を有する半導体装置の製造が可能となる。

【0005】

【発明が解決しようとする課題】しかしながら、従来の技術の技術では、異なる特性の誘電体膜をそれぞれ個別に形成しているため、次のような問題が生じている。第1の問題点は、複数種類の容量を形成するには工程数が容量形成の工程数分増加し、製造に時間がかかることである。第2の問題点は、第1の特性の誘電体膜を形成した後、第2以降の特性の誘電体膜を形成する際には、既に形成されている容量による段差が存在し、段差に敏感な膜形成法、例えばゾルゲル法等が使用できず、成膜方法が制限されることである。第3の問題点は、先に形成した誘電体膜が、次に形成する誘電体膜の形成時の処理により特性に影響を受け、形成した時に比べ特性が変化することである。例えば第1の誘電体膜の形成温度が400℃で第2の誘電体膜の形成温度が600℃程度である場合、第2の誘電体膜の形成中に第1の誘電体膜は成膜時より高い温度の熱処理を受けていることになり、構造変化や構成元素の膜外への拡散等により、特性が変化してしまう。

【0006】本発明の目的は、特性の異なる誘電体膜を、少ない工程でしかもその特性を変化させることなく容易にかつ選択的に形成することを可能にした製造方法を提供することにある。

【0007】

【課題を解決するための手段】本発明の製造方法は、基板上に一の特性の誘電体膜を形成する工程と、形成された前記誘電体膜を選択的に熱処理して他の特性に変質させる工程を含んでいる。この場合、選択的な熱処理を行う方法として、誘電体膜に局所的にレーザを照射して加熱する方法が採用できる。また、本発明の製造方法は、基板上に異なる種類の導体膜をそれぞれ選択的に形成す

(3)

3

る工程と、これら導体膜を覆うように一の特性の誘電体膜を形成する工程と、前記誘電体膜に対して熱処理を行い前記異なる種類の各導体膜上の誘電体膜の特性を相違させる工程とを含んでいる。この場合、一の導体膜は異なる種類の導体膜を積層した構造であり、他の導体膜は単層構造としてもよい。また、誘電体膜に対する熱処理は、誘電体膜を形成する際の熱処理であってもよい。さらに、本発明の製造方法は、基板上に一の特性の誘電体膜を形成する工程と、形成された誘電体膜上の異なる領域にそれぞれ異なる種類の導体膜を形成する工程と、熱処理して前記異なる導体膜の直下の前記誘電体膜の特性を相違させる工程とを含んでいる。

【0008】

【発明の実施の形態】図1は本発明の第1の実施形態を工程順に示す断面図である。まず、図1(a)のように、シリコン基板11上に形成したシリコン酸化膜12上に白金を成膜し、これを選択的にエッチングして各容量部にそれぞれ下部電極13A、13Bを形成する。次いで、図1(b)のように、全面に強誘電体であるPZT14をゾルーゲル法でスピコートして650℃で焼成し形成する。その後、図1(c)のように、一方の下部電極上のPZTに対してレーザによる熱処理を行うことにより、この領域15の粒径を大きくでき、この領域のPZT14の特性をレーザの熱処理を行わない領域の特性と相違させる。その後、図1(d)のように、熱処理を行った領域15と行わない領域16の上にそれぞれ白金を選択形成して上部電極17を形成する。これにより、各容量部では、容量絶縁膜の特性が異なり、それぞれ異なる特性を持つ容量部として形成される。

【0009】図2に本発明の第2の実施形態を工程順に示す断面図である。まず、図2(a)のように、シリコン基板21上のシリコン酸化膜22上に白金を成膜し、これを選択的にエッチングして下部電極23を形成する。次いで、図2(b)のように、これと異なる他の領域にはIr/IrO₂の積層膜をスパッタ成膜し、かつ前記白金の下部電極23とは異なる領域を残すようにパターニングして下部電極24を形成する。しかる上で、図2(c)のように、全面に強誘電体であるPZT25をゾルーゲル法でスピコートし650℃で焼成する。これにより、前記PZT25は、白金下部電極23上においてのみ誘電特性を持つPZT26として形成される。これに対し、Ir/IrO₂下部電極24上ではこれと異なる特性のPZT27となる。その後、図2

(d)のように、白金下部電極23上とIr/IrO₂下部電極24の上にそれぞれ白金を選択形成して上部電極28を形成する。これにより、各容量部では、容量絶縁膜の特性が異なり、それぞれ異なる特性を持つ容量部として形成される。

【0010】なお、Ir/IrO₂のかわりに多結晶シリコンを用いることで、同様に領域26と領域27で異

4

なる特性を得られ、さらにPZTの形成中に多結晶シリコンの一部が酸化され、シリコン酸化膜ができ、PZTとシリコン酸化膜の積層構造になることで多結晶シリコン上の誘電体を極端に小さくできる。

【0011】図3は本発明の第3の実施形態を工程順に示す断面図である。まず、図3(a)のように、シリコン基板31のシリコン酸化膜32上にチタンをスパッタリングした後、フォトリソグラフィ技術を用いてパターニングしチタン電極33を形成する。その後、全面に白金34を形成し、これをパターニングすることで、図3(b)のように、チタン33と白金34の積層構造の下部電極35Aと、白金のみの下部電極35Bが形成される。次いで、図3(b)のように、全面にPZT36をゾルーゲル法によりスピコートし、かつ焼成する。これにより、チタン33と白金34の積層構造の下部電極35A上の領域37と、白金34の下部電極35B上の領域38で異なる特性を持つ強誘電体膜が形成される。その後、図3(d)のように、チタンと白金の積層構造の下部電極35A上と白金のみの下部電極35Bの上にそれぞれ白金を選択形成して上部電極39を形成する。これにより、各容量部では、容量絶縁膜の特性が異なり、それぞれ異なる特性を持つ容量部として形成される。

【0012】なお、この実施形態では、PZT15のかわりにPbTiO₃とPZTの積層構造の誘電体を形成しても、同様に領域37と領域38で異なる特性を持つ強誘電体を形成でき、どちらの領域も誘電率を小さくすることができる。

【0013】図4は本発明の第4の実施形態を工程順に示す断面図である。まず、図4(a)のように、シリコン基板41のシリコン酸化膜42上に白金43を全面にスパッタリングで形成した後、その上にPZT44をスパッタリング法で形成する。次いで、図4(b)のように、この上に白金をスパッタリング法とフォトリソグラフィ技術で選択形成して白金上部電極45を形成し、また他の領域には金をスパッタリング法とフォトリソグラフィ技術で選択形成して金上部電極46を形成する。これら上部電極を形成することにより、その際における熱処理により、図4(c)のように、白金上部電極45の直下の領域47と、金上部電極46の直下の領域とで前記PZT44の特性が相違され、それぞれ異なる強誘電体特性を持つ容量部が形成される。

【0014】なお、前記した各実施形態では、本発明を半導体基板上の誘電体容量を形成する例として示しているが、特に第1の実施形態の製造方法では、単に異なる特性の誘電体膜を選択的に形成するような場合に適用できることは言うまでもない。

【0015】

【発明の効果】以上説明したように本発明は、一の特性の誘電体膜に対して選択的に熱処理し、あるいは異なる

(4)

5

種類の導体膜上に誘電体膜を形成して熱処理し、さらには誘電体膜上に異なる種類の導体膜を形成して熱処理することで、それぞれにおける誘電体膜を変質させてその特性を選択的に相違させることができるので、一の誘電体膜を形成するだけで異なる特性の誘電体膜を得ることができる。これにより、製造工程を簡略化することができるとともに、誘電体膜をソルゲル法等の容易な方法で形成することが可能となり、しかも誘電体膜における熱履歴を解消して特性の安定した誘電体膜をそれぞれ任意の領域に局所的に製造することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を製造工程順に示す断面図である。

【図2】本発明の第2の実施形態を製造工程順に示す断面図である。

【図3】本発明の第3の実施形態を製造工程順に示す断面図である。

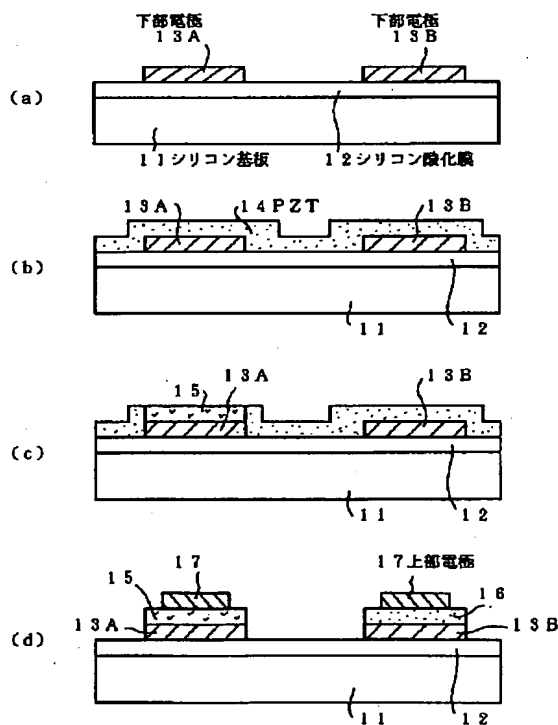
【図4】本発明の第4の実施形態を製造工程順に示す断面図である。

【図5】従来の製造方法の一例を製造工程順に示す断面図である。

【符号の説明】

- 11 シリコン基板
12 シリコン酸化膜
13A, 13B 下部電極

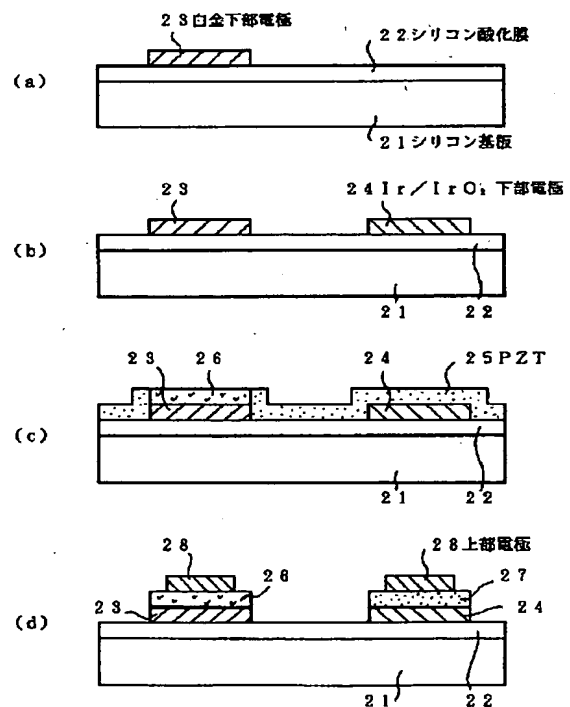
【図1】



6

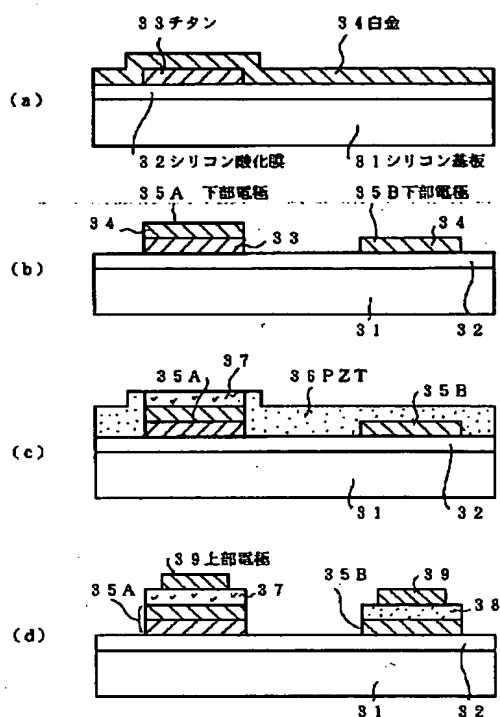
- 14 PZT
15, 16 領域
17 上部電極
21 シリコン基板
22 シリコン酸化膜
23 白金下部電極
24 Ir/IrO₂ 下部電極
25 PZT
26, 27 領域
28 上部電極
31 シリコン基板
32 シリコン酸化膜
33 チタン
34 白金
35A, 35B 下部電極
36 PZT
37, 38 領域
39 上部電極
41 シリコン基板
42 シリコン酸化膜
43 白金
44 PZT
45 白金上部電極
46 金上部電極
47, 48 領域

【図2】

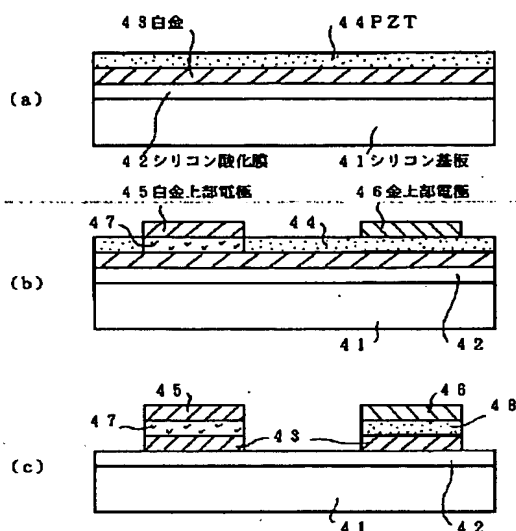


(5)

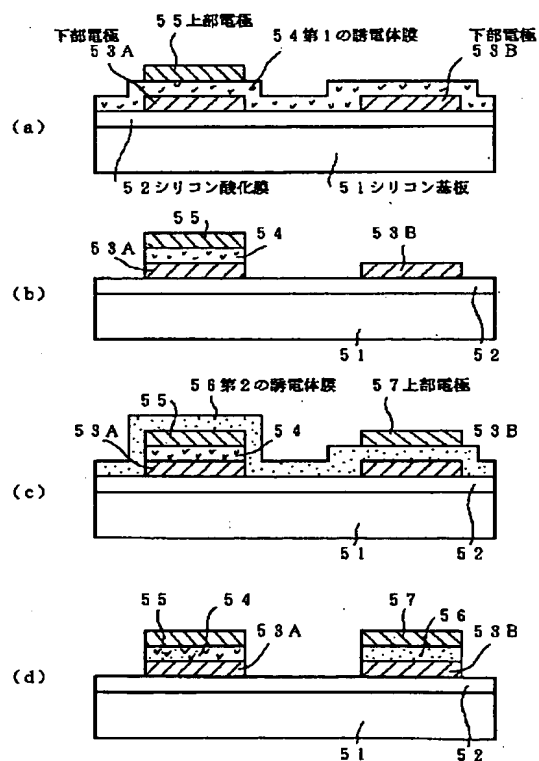
【図3】



【図4】



【図5】



(6)

フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/8242

H 0 1 L 29/78

3 7 1

21/8247

41/18

1 0 1 Z

29/788

29/792

41/18

// H 0 1 L 21/316